

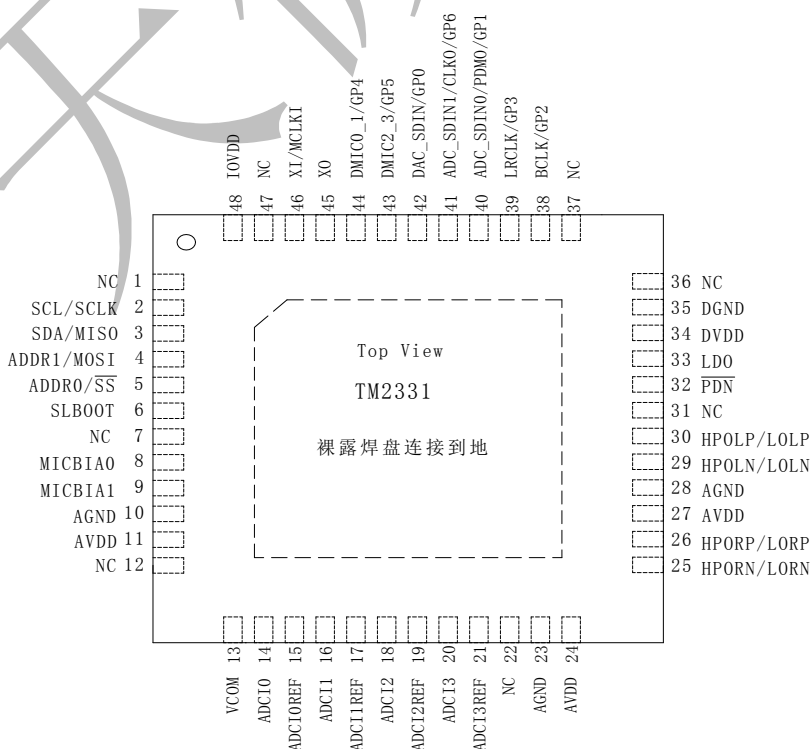
## 一、特性描述

TM2331 是一款具有四路输入和两路输出的低功耗编解码器，内置一个数字处理引擎来执行滤波、电平控制、信号电平监控和混频。输入信号路径配置灵活，可以接受单端模拟麦克风输入以及最多四路数字麦克风输入，从模拟输入到DSP内核再到模拟输出的路径针对低延迟进行了优化，优化的音频处理内核，非常适合要求高质量音频、低功耗、小尺寸和低延迟的噪声消除应用。TM2331 只需增加几个无源元件、一个晶振和一个可执行的EEPROM，就能提供完整的耳机解决方案。应用于降噪耳机，头戴式耳机，头戴式蓝牙ANC耳机，以及个人导航设备和数码摄影等。本产品性能优良，质量可靠。

## 二、功能特点

- 可编程音频处理器
- 双二阶滤波器、限幅器、音量控制、混合低延迟、24 位ADC和DAC
- 102 dB SNR(信号通过带A加权滤波器的PGA和ADC)
- 107 dB组合信噪比
- 串行数据端口兼容I2S、左对齐、右对齐和TDM模式，具有三态功能，可与数字音频数据对接
- 串行端口采样速率范围为 8 kHz至 192 kHz
- 38  $\mu$ s模数转换延迟
- 4 路单端模拟输入——可配置为麦克风或线性输入
- 双立体声数字麦克风输入
- 立体声模拟音频输出——单端或差分，可配置为线性输出或耳机驱动器PLL，支持 8 MHz至 27 MHz全双工、异步采样速率转换器 (ASRCs) 的任何输入时钟速率
- 1.8 V至 3.3 V的模拟和数字I/O
- 1.1 V至 1.8 V数字信号处理 (DSP) 内核
- 低功耗(典型噪声消除解决方案为 15 mW) I<sup>2</sup>C和SPI控制接口，支持双立体声数字麦克风输入、立体声PDM输出、静音、DSP旁路、按钮式音量控制和参数库切换
- 封装形式：QFN48

## 三、管脚信息



**四、管脚功能**

引脚名称	引脚序号	类型	功能说明
NC	1		空脚
SCL/SCLK	2	数字输入	I <sup>2</sup> C时钟 (SCL)。当器件处于I <sup>2</sup> C控制模式时，此引脚始终为开集输入。当器件处于自启动模式时，此引脚为开集输出 (I <sup>2</sup> C主机)。连接到此引脚的线性应具有一个 2.0k $\Omega$ 上拉电阻。
			SPI时钟 (SCLK)。
SDA/MISO	3	数字输入/输出	I <sup>2</sup> C数据输入 (SDA)。此引脚是双向集电极开路。连接到此引脚的线性应具有一个 2.0k $\Omega$ 上拉电阻。
			SPI数据输出 (MISO)。该SPI数据输出用于回读寄存器和存储器数据和地址。当SPI读操作无效时，它处于三态。
ADDR1/MOSI	4	数字输入	I <sup>2</sup> C地址 1 (ADDR1)。
			SPI数据输入 (MOSI)
ADDR0/SS	5	数字输入	I <sup>2</sup> C地址 0 (ADDR0)。
			SPI锁存信号 (SS)。此引脚必须在SPI处理开始时变为低电平，在处理结束时变为高电平。根据SPI处理开始时发送的地址和读/写位，每个SPI处理可能需要不同数量的SCLK周期才能完成。
SLBOOT	6	数字输入	自启动。上电时将此引脚上拉至IOVDD，以启用自启动模式。
NC	7		空脚
MICBIA0	8	模拟输出	驻极体麦克风的偏置电压。用一个 1 $\mu$ F 电容去耦。
MICBIA1	9	模拟输出	驻极体麦克风的偏置电压。用一个 1 $\mu$ F 电容去耦。
AGND	10	-	模拟地。AGND和DGND引脚可以直接连在一个公共接地层上。AGND应通过一个 0.1 $\mu$ F 电容去耦至AVDD。
AVDD	11	-	1.8 V至 3.3 V模拟电源。此引脚应通过一个 0.1 $\mu$ F 电容去耦至AGND。
NC	12		空脚
VCOM	13	模拟输出	AVDD/2 V共模基准电压源。应在此引脚和地之间连接一个 10 $\mu$ F至 47 $\mu$ F的去耦电容，以降低ADC和DAC之间的串扰。电容器的材料并不重要。只要外部模拟电路不从VCOM汲取电流 (例如运算放大器的同相输入)，此引脚就可以用来偏置外部模拟电路。
ADCIO	14	模拟输入	ADCIO 输入
ADCIOREF	15	模拟输入	ADCIO 输入基准电压。此基准引脚应通过一个 10 $\mu$ F 电容交流耦合至地。
ADC11	16	模拟输入	ADC11 输入
ADC11REF	17	模拟输入	ADC11 输入基准电压。此基准引脚应通过一个 10 $\mu$ F 电容交流耦合至地。
ADC12	18	模拟输入	ADC12 输入

ADCI2REF	19	模拟输入	ADCI2 输入基准电压。此基准引脚应通过一个 10 $\mu$ F 电容交流耦合至地。
ADCI3	20	模拟输入	ADCI3 输入
ADCI3REF	21	模拟输入	ADCI3 输入基准电压。此基准引脚应通过一个 10 $\mu$ F 电容交流耦合至地。
NC	22		空脚
AGND	23	-	模拟地
AVDD	24	-	1.8 V 至 3.3 V 模拟电源。此引脚应通过一个 0.1 $\mu$ F 电容去耦至 AGND。
HPORN/LORN	25	模拟输出	右耳机反相 (HPORN)
			线性输出反相 (LORN)
HPORP/LORP	26	模拟输出	右耳机同相 (HPORP)
			线性输出同相单端线性输出 (LORP)
AVDD	27	-	耳机放大器电源, 1.8 V 模拟电源。此引脚应通过一个 0.1 $\mu$ F 电容去耦至 AGND。此引脚的 PCB 走线应更宽, 以提供驱动耳机输出所需的更高电流。
AGND	28	-	耳机放大器地
HPOLN/LOLN	29	模拟输出	左耳机反相 (HPOLN)
			线性输出反相 (LOLN)
HPOLP/LOLP	30	模拟输出	左耳机同相 (HPOLP)
			线性输出同相单端线性输出 (LOLP)
NC	31		空脚
$\overline{\text{PDN}}$	32	数字输入	低电平有效关断。所有数字和模拟电路均关断。此引脚上有一个内部下拉电阻; 因此, 当电源引脚通电时, 如果 TM2331 的输入信号悬空, 则它会保持省电模式。
LDO	33	模拟输出	调节器输出电压。如果使用内部稳压器来产生 DVDD 电压, 则此引脚应连接到 DVDD。
DVDD	34	-	数字内核电源。数字电源可以由片上的调节器提供, 也可以直接由外部电源提供。在任何情况下, DVDD 都应通过一个 0.1 $\mu$ F 电容去耦至 DGND。
DGND	35	-	数字地。AGND 和 DGND 引脚可以直接连在一个公共接地层上
NC	36		空脚
NC	37		空脚
BCLK/GP2	38	数字输入/输出	串行数据端口位时钟 (BCLK)
			通用输入 (GP2)
LRCLK/GP3	39	数字输入/输出	串行数据端口帧时钟 (LRCLK)
			通用输入 (GP3)
ADC_SDINO/PDM0/GP1	40	数字输入/输出	ADC 串行数据输出 0 (ADC_SDINO)
			立体声 PDM 输出驱动高效率 D 类放大器 (PDM0)
			通用输入 (GP1)
ADC_SDIN1/CLK0/GP6	41	数字输入/输出	ADC 串行数据输出 1 (ADC_SDIN1)
			主时钟输出/数字麦克风输入时钟和 PDM 输出时钟 (CLK0)
			通用输入 (GP6)

DAC_SDIN/GP0	42	数字输入/输出	DAC串行输入数据 (DAC_SDIN)
			通用输入 (GP0)
DMIC2_3/GP5	43	数字输入	数字麦克风立体声输入通道 2 和数字麦克风立体声输入通道 3 (DMIC2_3)
			通用输入 (GP5)
DMIC0_1/GP4	44	数字输入	数字麦克风立体声输入通道 0 和数字麦克风立体声输入通道 1 (DMIC0_1)
			通用输入 (GP4)
X0	45	模拟输出	晶振时钟输出。此引脚是晶体放大器的输出，不为系统中的其它IC提供时钟。如果需要主时钟输出，则使用CLK0(引脚 34)。
XI/MCLKI	46	数字输入	晶振时钟输入 (XI)
			主时钟输入 (MCLKI)
NC	47		空脚
IOVDD	48	-	数字输入和输出引脚的电源。数字输出引脚由IOVDD供电，这设置了数字输入引脚上应该出现的最高输入电压。此引脚的电流消耗是可变的，因为它取决于数字输出的负载。IOVDD应通过一个 0.1 $\mu$ F 电容去耦至DGND。
EP			裸露焊盘。裸露焊盘内部连接到TM2331 地。为了提高焊点的可靠性和最大散热能力，建议将焊盘焊接到接地层。

## 五、绝对最大额定值范围<sup>(1) (2)</sup>

参数名称	参数符号	极限值	单位
电源电压	AVDD, IOVDD	-0.3~+3.63	V
数字电源	DVDD	-0.3~+1.98	V
输入电流(电源引脚除外)		-20~+20	mA
模拟输入电压		-0.3~+AVDD+0.3	V
数字输入电压		-0.3~+IOVDD+0.3	V
工作温度范围	Topr	-40~+85	°C
储存温度范围	Tstg	-65~+150	°C

1、以上表中这些等级不能让芯片长时间工作在极限值，芯片长时间工作在极限值下，容易降低器件的可靠性，可能会出现永久性损伤。天微电子不建议在其它任何条件下，芯片超过这些极限参数工作。

2、所有电压值均相对于网络地测试



在干燥季节或者干燥使用环境内，容易产生大量静电，静电放电可能会损坏集成电路，天微电子建议采取一切适当的集成电路预防处理措施，如果不正当的操作和焊接，可能会造成 ESD 损坏或者性能下降，芯片无法正常工作。

## 六、参数特性

主时钟=内核时钟=12.288 MHz，串行输入采样速率=48 kHz，测量带宽=20 Hz 至 20 kHz，字宽=24 位，环境温度=25° C，输出线性负载为 10kΩ。

### 1、电源特性

除非另有说明，电源电压 AVDD = IOVDD = 1.8 V，DVDD = 1.1 V。PLL 禁用，直接主时钟。		TM2331			单位
参数名称	测试条件	最小值	典型值	最大值	
AVDD 电压		1.71	1.8	3.63	V
DVDD 电压		1.045	1.1	1.98	V
IOVDD 电压		1.71	1.8	3.63	V
IOVDD=1.8 时的数字 I/O 电流					
	晶振使能				
主机模式	$f_s=8$ kHz	-	0.35	-	mA
	$f_s=48$ kHz	-	0.53	-	mA
	$f_s=192$ kHz	-	1.18	-	mA
从机模式	$f_s=8$ kHz	-	0.32	-	mA
	$f_s=48$ kHz	-	0.35	-	mA
	$f_s=192$ kHz	-	0.49	-	mA
断电模式		-	0	-	μA
功耗					
全部供电	$f_s=192$ kHz	-	15.5	-	mW
数字输入/输出供电	$f_s=192$ kHz	-	0.7	-	mW
模拟供电	包括调节的 DVDD 电流	-	14.8	-	mW
所有供电断电		-	1	-	μW
IOVDD=3.3V 时的数字 I/O 电流					
	晶振使能				
主机模式	$f_s=8$ kHz	-	2.05	-	mA
	$f_s=48$ kHz	-	2.4	-	mA
	$f_s=192$ kHz	-	3.62	-	mA
从机模式	$f_s=8$ kHz	-	1.99	-	mA
	$f_s=48$ kHz	-	2.05	-	mA
	$f_s=192$ kHz	-	2.28	-	mA
断电模式		-	7	-	μA
模拟断电电流	AVDD=1.8V	-	0.6	-	μA
	AVDD=3.3V	-	13.6	-	μA

### 2、功耗

典型主动噪声消除(ANC)设置。主时钟=12.288 MHz， $f_s=192$  kHz。板载调节器使能。两个模数转换器(ADC)和 PGA 使能，两个 ADC 配置为线性输入；没有输入信号。两个数模转换器(DAC)，配置用于差分耳机操作；DAC 输出无负载。MICBIA0 和 MICBIA1 均使能。ASRCs 和脉冲密度调制器(PDM)禁用。内核运行 32 条可执行指令中的 26 条。对于总功耗，需要添加 IOVDD 在 8 kHz 时的从机电流。

工作电压	电源管理设置	典型 AVDD 功耗 (mA)	典型 ADC THD + N (dB)	典型 HP 输出 THD + N (dB)
AVDD=IOVDD=3.3V	性能增强	12.65	-93	-90.5
	正常(默认)	11.5	-93	-87.5
	省电	9.8	-93	-86.5
	极度省电	9.4	-93	-86.5
AVDD=IOVDD=1.8V	性能增强	10.4	-86	-94.5
	正常(默认)	9.37	-86	-91
	省电	7.78	-84.5	-87.5
	极度省电	7.4	-84.5	-87

### 3、模拟参数特性

除非另有说明, 电源电压 AVDD = IOVDD = 1.8 V, DVDD = 1.1 V。PLL 禁用, 直接主时钟。		TM2331			单位
参数名称	测试条件	最小值	典型值	最大值	
模数转换器					
ADC 分辨率	所有 ADC	-	24	-	Bit
数模转换器					
DAC 分辨率	所有 DAC	-	24	-	Bit
DAC 单端输出					
	单端操作, HPOLP 和 HPORP 引脚				
满量程输出电压	与 AVDD 成线性比例	-	AVDD/3.4	-	V <sub>rms</sub>
	AVDD=1.8V	-	0.53	-	V <sub>rms</sub>
	AVDD = 1.8 V, 0 dBFS	-	1.5	-	V <sub>p-p</sub>
耳机输出功率	32 Ω 负载 AVDD=1.8V, <0.1% THD + N	-	8.4	-	mW
	24 Ω 负载 AVDD=1.8V, <0.1% THD + N	-	11.2	-	mW
	16 Ω 负载 AVDD=1.8V, <0.1% THD + N	-	16.25	-	mW
DAC 差分输出					
	差分运算				
满量程输出电压	与 AVDD 成线性比例	-	AVDD/1.8	-	V <sub>rms</sub>
	AVDD=1.8V	-	1.0	-	V <sub>rms</sub>
	AVDD=1.8V, 0 dBFS	-	2.58	-	V <sub>p-p</sub>
耳机输出功率	32 Ω 负载 AVDD=1.8V, <0.1% THD + N	-	32.5	-	mW
	24 Ω 负载 AVDD=1.8V, <0.1% THD + N	-	37.6	-	mW
	16 Ω 负载 AVDD=1.8V, <0.1% THD + N	-	41.5	-	mW
VCOM 引脚					
共模基准输出	VCOM 脚	-	AVDD/2	-	V
共模源阻抗		-	5	-	K Ω

除非另有说明，电源电压 AVDD = IOVDD = 3.3 V, DVDD = 1.1 V。PLL 禁用，直接主时钟。		TM2331			单位
参数名称	测试条件	最小值	典型值	最大值	
DAC 单端输出					
	单端操作，HPOLP 和 HPORP 引脚				
满量程输出电压	与 AVDD 成线性比例	-	AVDD/3.4	-	V <sub>rms</sub>
	AVDD=3.3V	-	0.97	-	V <sub>rms</sub>
	AVDD=3.3V, 0 dBFS	-	2.74	-	V <sub>p-p</sub>
耳机输出功率	32Ω 负载 AVDD=3.3V, <0.1% THD + N	-	28.1	-	mW
	24Ω 负载 AVDD=3.3V, <0.1% THD + N	-	37.4	-	mW
	16Ω 负载 AVDD=3.3V, <0.1% THD + N	-	55.8	-	mW
DAC 差分输出					
	差分运算				
满量程输出电压	与 AVDD 成线性比例	-	AVDD/1.8	-	V <sub>rms</sub>
	AVDD=3.3V	-	1.83	-	V <sub>rms</sub>
	AVDD=3.3V, 0 dBFS	-	5.49	-	V <sub>p-p</sub>
耳机输出功率	32Ω 负载 AVDD=3.3V, <0.1% THD + N	-	111.8	-	mW
	24Ω 负载 AVDD=3.3V, <0.1% THD + N	-	148.3	-	mW
	16Ω 负载 AVDD=3.3V, <0.1% THD + N	-	189.2	-	mW

#### 4、数字输入/输出特性

-40° C < TA < +85° C, IOVDD=1.8 V - 5%/+10%.		TM2331			单位
参数名称	测试条件	最小值	典型值	最大值	
高电平输入电压 (V <sub>IH</sub> )	IOVDD=1.8V	1.1			V
低电平输入电压 (V <sub>IL</sub> )	IOVDD=1.8V			0.45	V
输入漏电流	IOVDD=1.8V, I <sub>IH</sub> at V <sub>IH</sub> =1.1V			10	μA
	I <sub>IL</sub> at V <sub>IL</sub> =0.45V			10	μA
强驱动下的高电平输出 (V <sub>OH</sub> )	I <sub>OH</sub> =3mA	IOVDD-0.6			V
弱驱动下的高电平输出 (V <sub>OH</sub> )	I <sub>OH</sub> =1mA	IOVDD-0.6			V
强驱动下的低电平输出 (V <sub>OL</sub> )	I <sub>OL</sub> =3mA			0.4	V
弱驱动下的低电平输出 (V <sub>OL</sub> )	I <sub>OL</sub> =1mA			0.4	V
输入电容				5	pF

-40° C < TA < +85° C, IOVDD=3.3V ± 10% - 5%/+10%.		TM2331			单位
参数名称	测试条件	最小值	典型值	最大值	
高电平输入电压 (V <sub>IH</sub> )	IOVDD=3.3V	2.0			V
低电平输入电压 (V <sub>IL</sub> )	IOVDD=3.3V			0.8	V
输入漏电流	IOVDD=3.3V, I <sub>IH</sub> at V <sub>IH</sub> =2.0V			10	μA
	I <sub>IL</sub> at V <sub>IL</sub> =0.8V			10	μA
强驱动下的高电平输出 (V <sub>OH</sub> )	I <sub>OH</sub> =3mA	IOVDD-0.6			V

弱驱动下的高电平输出 ( $V_{OH}$ )	$I_{OH}=1mA$	IOVDD-0.6			V
强驱动下的低电平输出 ( $V_{OL}$ )	$I_{OL}=3mA$			0.4	V
弱驱动下的低电平输出 ( $V_{OL}$ )	$I_{OL}=1mA$			0.4	V
输入电容				5	pF

### 5、晶振特性

除非另有说明, 电源电压 AVDD=IOVDD=1.8V, DVDD=1.1V。		TM2331			单位
参数名称	测试条件	最小值	典型值	最大值	
抖动		-	270	500	ps
频率范围		8	-	27	MHz
负载电容		-	-	20	pF



## 七、系统时钟和供电

### 1、时钟初始化

TM2331 可以从外部提供的时钟或晶振产生时钟。在这两种情况下，都可以使用片上 PLL，或者将时钟直接馈入内核。使用晶振时，最好使用 12.288 MHz 晶振，并且必须使能晶振功能。如果使用 PLL，它应始终设置为输出 24.576 MHz。如果系统中有 12.288 MHz 或 24.576 MHz 的时钟，可以旁路 PLL，使内核和内部主时钟始终为 12.288 MHz 例如，当使用 24.576 MHz 外部时钟源或 PLL 时，需要使用内部二分频。

### 2、供电次序

AVDD 和 IOVDD 可以分别设置为 1.8 V 至 3.3 V 之间的任何电压，DVDD 可以外部供电 1.1 V 至 1.8 V，或者使用片上稳压器供电 1.1 V 或 1.2 V。上电时，AVDD 必须在 IOVDD 上电之前或同时上电。当 AVDD 未通电时，IOVDD 不应上电。

启用 PDN 引脚可关断所有模拟和数字电路。在启用 PDN 之前（即将其设置为低电平），请确保将输出静音以避免 IC 断电时出现任何爆音。PDN 可以直接连接到 IOVDD 以进行正常操作。

### 掉电注意事项

断电时，在移除 AVDD 电源之前，务必输出静音；否则，可能会听到爆音。实现这一目标的最简单方法是使用具有电源良好信号的调节器来为 TM2331 供电或者使用调节器本身的外部电路产生电源良好信号。通常，在这种调节器上，当调节电压降至其目标值约 90% 以下时，电源良好信号改变状态。这个电源良好信号可以连接到其中一个 TM2331 多用途引脚，用于设置多用途引脚功能，使寄存器中的两个 DAC 静音。这可确保在完全断电之前将输出静音。

当 DVDD 使用外部供电时，如果 PDN 接地，则 DVDD 必须断开供电。

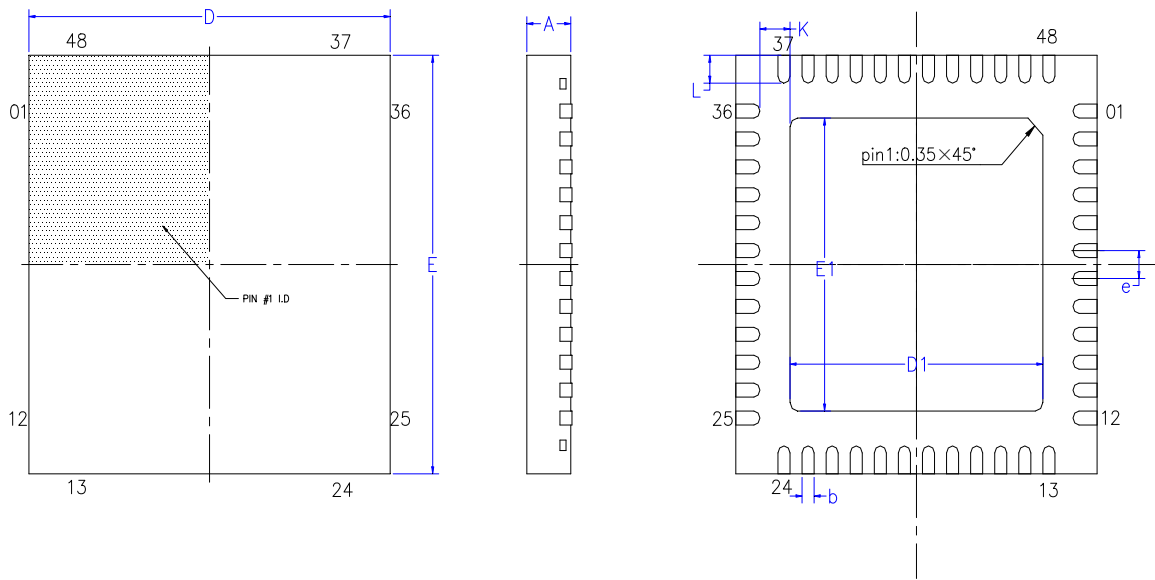
## 八、控制端口

该 TM2331 有一个 4 线 SPI 控制端口和一个 2 线 I<sup>2</sup>C 总线控制端口。每个都可用于设置存储器和寄存器。IC 默认为 I<sup>2</sup>C 模式，但可以通过将 SS 引脚拉低三次进入 SPI 控制模式。

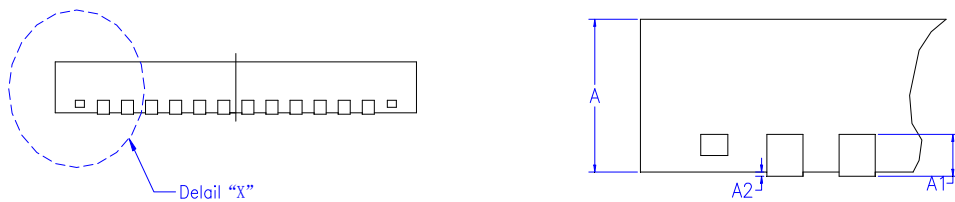
## 九、串行数据输入/输出端口

TM2331 的串行数据输入和输出端口可以设置为接收或发送 2 通道格式或 4 通道或 8 通道 TDM 流数据，以便与外部 ADC、DAC、DSP 和 SOC 接口。数据以二进制补码、MSB 优先格式处理。在 2 声道流中，左声道数据字段总是在右声道数据字段之前。在 8 通道 TDM 模式下，数据通道从寄存器设置的通道开始顺序输出。

十、封装示意图(QFN48)



Detail "X"



标注	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.15	0.203	0.25
A2	0.00	0.02	0.05
b	0.175	0.20	0.225
D	5.90	6.00	6.10
E	5.90	6.00	6.10
D1	4.175	4.20	4.225
E1	4.175	4.20	4.225
e	0.35	0.40	0.45
K	0.25	0.30	0.35
L	0.35	0.40	0.45

All specs and applications shown above subject to change without prior notice.

(以上电路及规格仅供参考，如本公司进行修正，恕不另行通知)